

VH ELECTRONICS

Tel./Fax: +421 42 4434050, 4431140

e-mail: elcad-vh@psg.sk

Sady Cyrila a Metoda 21/14
018 51 Nová Dubnica
SLOVENSKÁ REPUBLIKA

Výrobca: STE s.a.s. ELETTRONICA TELECOMUCAZIONI

860-870MHZ AUDIO VYSIELAC S PLL A ENKÓDEROM PILOTNÉHO TÓNU

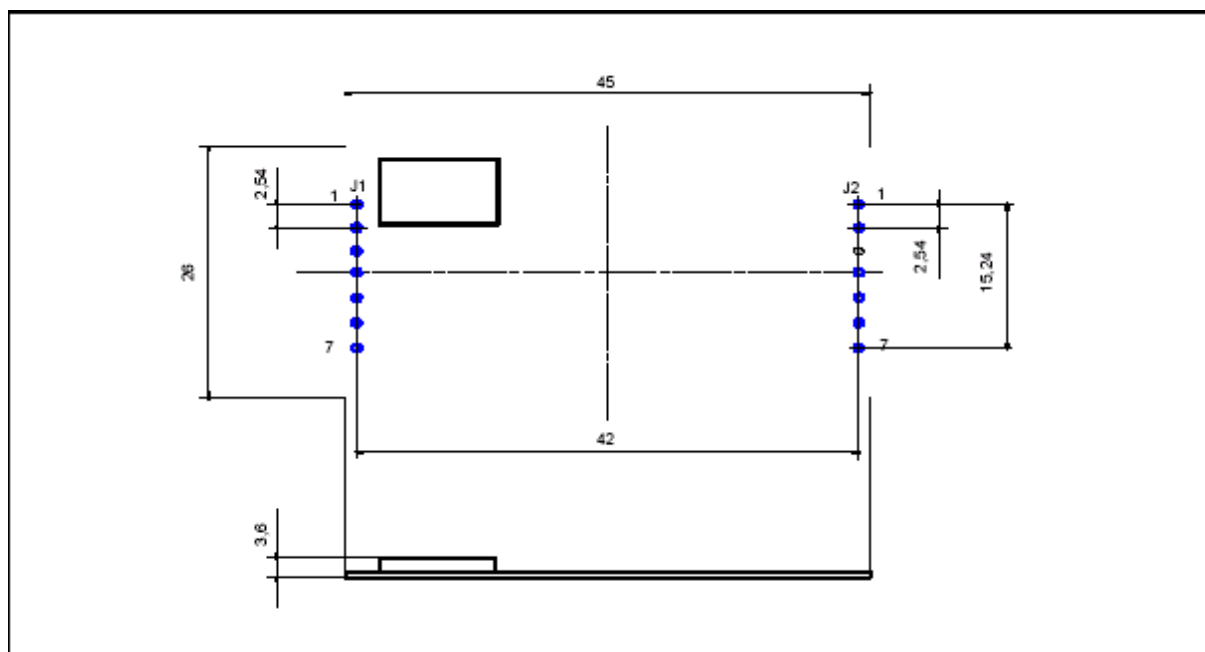
BT88V3	3Vcc modul audio vysielča
BT88V5	5Vcc modul audio vysielča



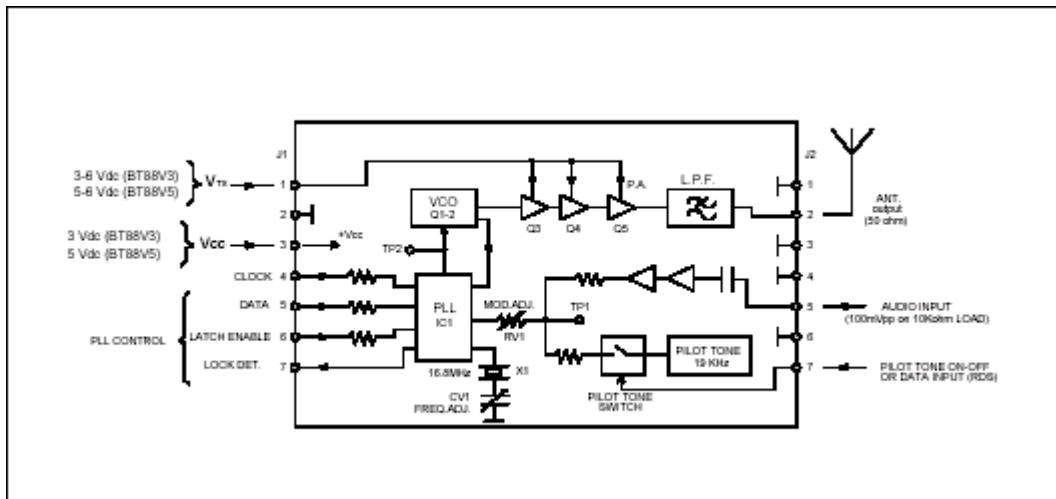
Technické parametre

Frekvenčný rozsah.....	860-870Mhz*
Vysielací výkon BT88V3 – 3,6Vtx.....	20 mW(35 mA)
BT88V3 - 5Vtx.....	40 mW
BT88V5 - 5Vcc.....	25 mW(30 mA)
Úroveň audio vstupu.....	30 mVRMS(100 mVpp)
FM zdvih.....	+/-30 Khz max.
Datová rýchlosť riadiaceho tónu.....	200 Baud max.

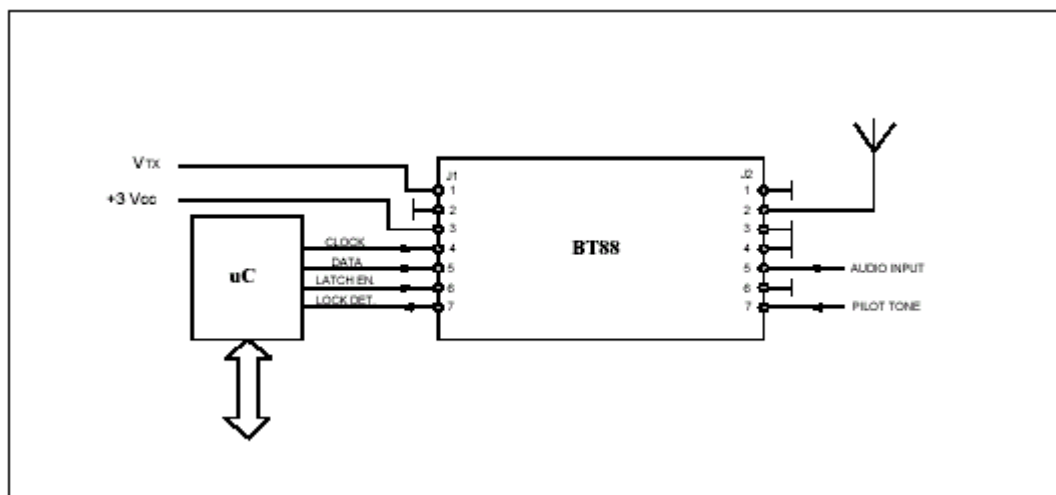
*863-865Mhz audio rozhlasové pásmo CEPT ERC REC 70-03 prídavok 13



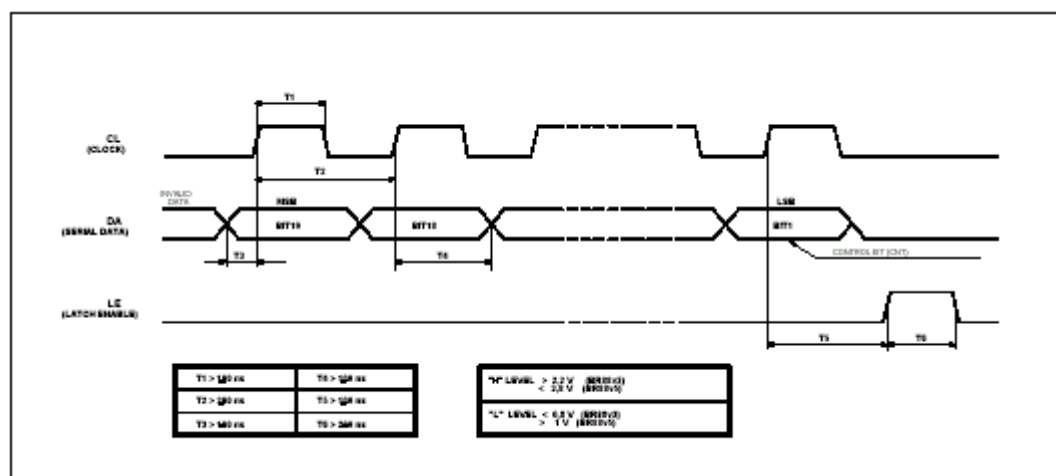
Obr.1: Mechanické rozmery



Obr.2: Bloková schéma



Obr.3: Praktické pripojenie vysieláča BT88



Obr.4 Časový digram sériového pripojenia

Programovanie frekvencie

1) „PLL“ frekvenčný syntetizér

Pre lokal-oscilátor vysieláča je použité „VCO“ {napaťovo riadený oscilátor} s nízkou úrovňou šumu. Jeho frekvenciu riadi fázový záves PLL s IO Fujitsu MB15E03SL s referenčným kryštálovým oscilátorom 16,800 Mhz.

2) Popis sériového interfejsu

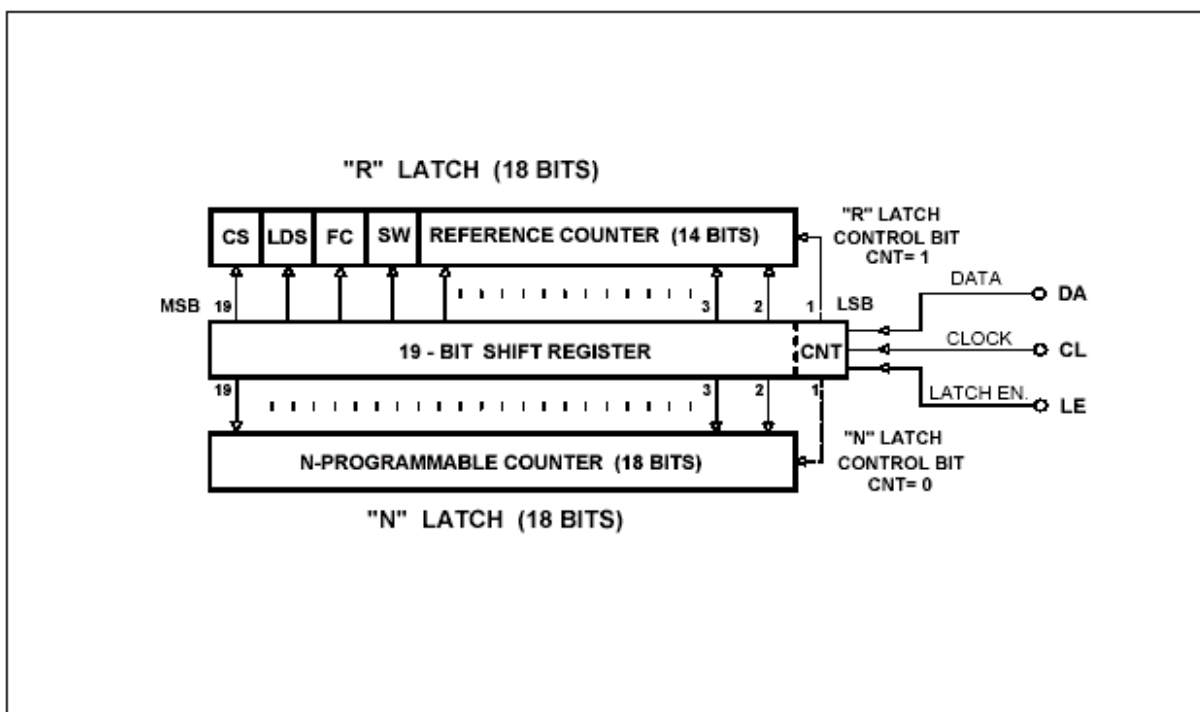
Nastavenie frekvencie-ovládanie IO PLL je možné pomocou 3-vodičového sériového interfejsu /DATA,CLOCK a LATCH EN pozri obr.2/.

Dáta sú zapísané do 19-bitového posuv.registra na vzostupnú hranu impulzu z "CL"(hodiny). Ako prvý ide MSB.

Data sú potom prepisované do príslušného 18-bitového registra na vzostupnú hranu impulzu z LE(aktivácia registra)závislé na hodnote CNT(kontrolny bit).

Register "R" je načítaný ak CNT bit je nastavený na 1, "N" register je načítaný ak CNT=0.

Frekvencia bude naprogramovaná po zapísaní oboidvoch 19-bitových slov do "R" a "N" registra.



Obr.5: Interný register PLL a registre

3) Parametre frekvenčného syntetizéra

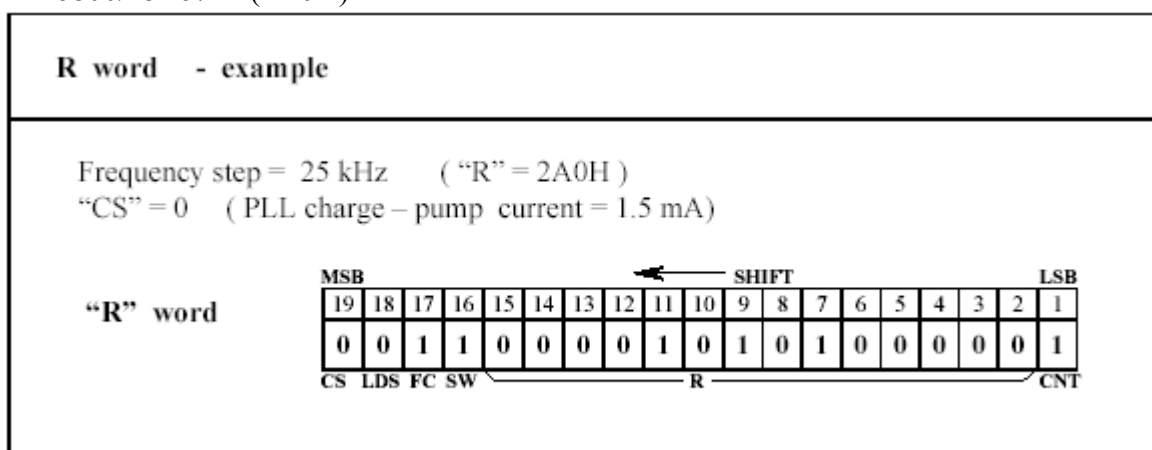
PLL IC	: Fujitsu MB15E03SL
Referenčná frekvencia	: 16,8Mhz
Programovanie frekvenčného kroku	: 25Khz
"SW" bit (bit 16 z "R" slova) = 1	: Deliaci pomer = 64/65
"FC" bit (bit 17 z "R" slova) = 1	: Fázový komparátor pozitívny výstup
"LDS" bit (bit 18 z "R" slova) = 0	: Detekcia zachytenia PLL
"CS" bit (bit 19 z "R" slova) = 1	: Dobíjacia pumpa prúd=1,5 mA

4) Slovo "R"

Bit 1 (CNT) musí byť nastavený na : 1
 Bity 2-15 sú "R" číslo
 Bity 16-19 sú "SW", "FC", "LDS" a "CS"

"R" je hodnota, ktorá je načítaná do PLL referenčnej deličky a je vypočítaná podelením referenčnej frekvencie (16800Khz) a požadovaným minimálnym programovacím frekvenčným krokom.

Príklad pre 25Khz frekvenčný krok:
 $R = 16800 / 25 = 672$ (2A0H)



5) N-slovo

Bit 1(CNT) musí byť 0

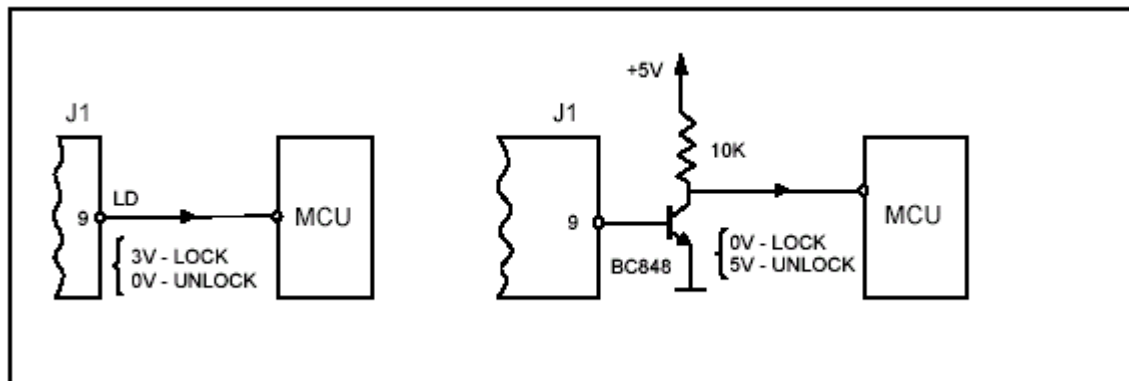
Bity 2-19 sú číslo "N"

"N" je hodnota, ktorá je vypočítaná podelením vysielacej frekvencie frekvenčným krokom.

N word - example																			
Transmit frequency = 863.250 MHz																			
"N" = $863.250/25 = 34530$ (86E2H)																			
"N" word	MSB																		LSB
	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
	0	1	0	0	0	0	1	1	0	1	1	0	1	0	0	0	1	0	0
	N																	CNT	
<i>Note (*) : Bit n.8 is fixed to "0" and ignored.</i>																			

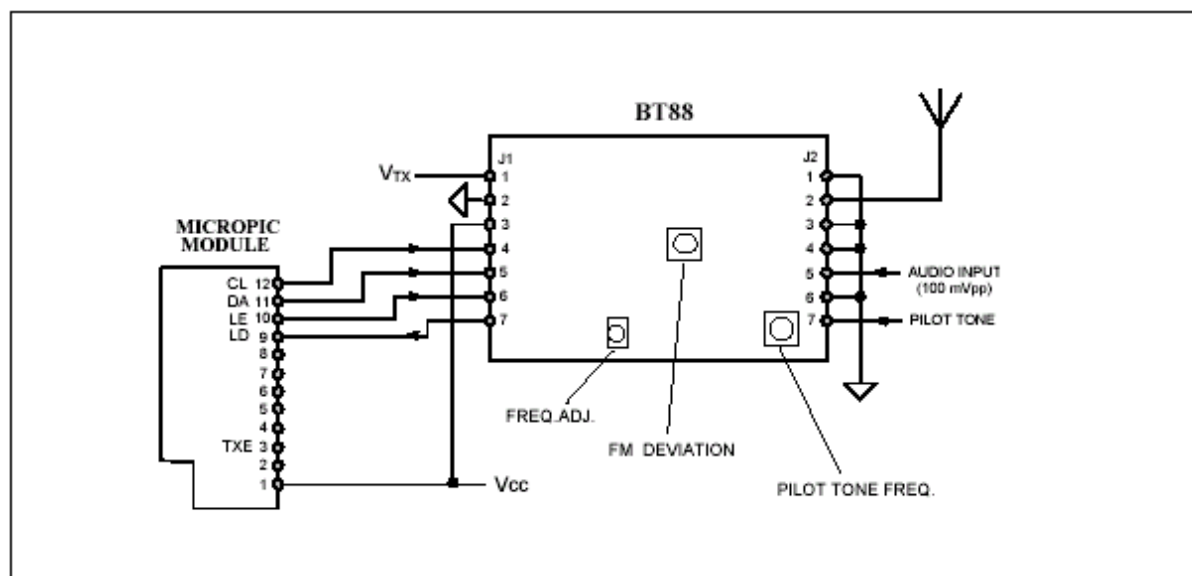
Výstup kontroly zapojenia(LD-J1 pin č.7)

Počas normálnej činnosti je PLL zachytené na správnej naprogramovanej frekvencii a LD výstup je na úrovni Hi(+3V).



Obr.6 Výstup kontroly zachytenia pripojený na MCU.

Počas normálnej činnosti nie je potrebné prevádzať kontrolu stavu "UNLOCK". Stav "UNLOCK", nezachytenie fázového závesu, je vhodné kontrolovať v priebehu dlhých períod s kontinuálnym vysielaním: v tomto prípade MCU detekuje stav "UNLOCK" a poskytuje odpoveď primeranú programovému nastaveniu.



Obr.7 BT88 testovacie nastavenie vysieláča s frekvenčným programovaním z Micropic Module